

集成电压调整器的 CA-IF1028A-Q1 LIN 收发器

1. 产品特性

- 符合面向汽车应用的 AEC-Q100 标准
- 符合 LIN2.0、LIN2.1、LIN2.2、LIN2.2A 和 ISO 17987-4:2016(12V)电气物理层（EPL）标准
- 符合面向车辆应用的 SAE J2602-1 LIN 网络标准和面向车辆应用的 SAE J2602-2 LIN 网络标准符合性测试
- 支持 12V 应用
- 宽工作输入电压范围：
 - V_{BAT} 范围为 5.5V 至 28V
- LIN 传输数据速率高达 20kbps
- 工作模式：
 - 正常模式
 - 低功耗待机模式（典型值 22 μA ）
 - 低功耗休眠模式（典型值 14 μA ）
 - 关断模式
- 支持低功耗模式唤醒：
 - 通过 LIN 总线实现远程唤醒
 - 通过 EN 引脚实现直接唤醒
- 集成 30k Ω LIN 上拉电阻
- 在 LIN 总线和 RXD 输出实现上电/断电无干扰运行
- 保护功能： $\pm 42V$ LIN 总线容错、42V 负载突降支持、IEC ESD 保护、 V_{BAT} 输入端上的欠压保护、TXD 显性状态超时、热关断、 V_{BAT} 未供电或 GND 断开失效防护
- V_{CC} 管脚对外提供 5V 或 3.3V 输出电压，可提供 100mA（SOIC8 封装）和 125mA 电流能力（DFN8 封装）
- 结温范围：-40°C 至 150°C
- 可提供 SOIC8 封装和无引线 DFN8 封装

2. 应用

- 车身电子装置和照明
- 信息娱乐系统和仪表组
- 混合动力电动汽车和动力总成系统
- 被动安全
- 电器

3. 概述

CA-IF1028A-Q1 是一款本地互连网络（LIN）收发器，LIN 是支持汽车车载网络的低速通用异步收发器（UART）通信协议。CA-IF1028A-Q1 通过 TXD 引脚控制 LIN 总线的状态，使其具备最佳压摆率和波形整形，以减少电磁辐射（EME），并通过 RXD 输出引脚报告总线的状态。

CA-IF1028A-Q1 通过宽输入电压范围来支持 12V 应用，此外还支持低功耗休眠模式。该器件支持通过从 LIN 和 EN 引脚唤醒的功能。

CA-IF1028A-Q1 集成了用于从节点应用和 ESD 保护的电阻器。一旦发生接地漂移或者电源电压断开，该器件可防止反馈电流经 LIN 流向电源输入。

CA-IF1028A-Q1 集成了低压稳压器（LDO），提供 5V 或 3.3V 电压输出，供电电流高达 100mA（SOIC8）和 125 mA（DFN8），以给其他器件供电。

表 3-1 器件信息

零件号	封装	封装尺寸(标称值)
CA-IF10285AS-Q1	SOIC8(S)	4.9mm x 3.9mm
CA-IF10285AD-Q1	DFN8(D)	3mm x 3mm
CA-IF10283AS-Q1	SOIC8(S)	4.9mm x 3.9mm
CA-IF10283AD-Q1	DFN8(D)	3mm x 3mm

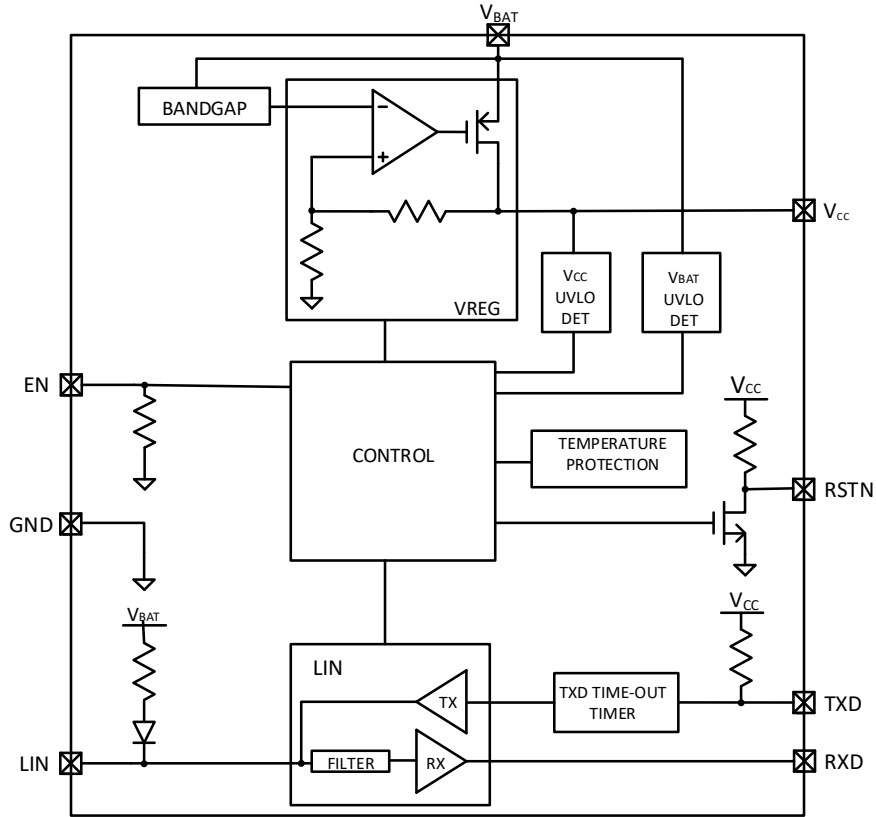


图 3-1 简化芯片结构图

4. 订购指南

表 4-1 有效订购零件编号

型号	V _{CC} 电压(LDO 输出)	特性	封装
CA-IF10285AS-Q1	5V	车规级型号	SOIC8(S)
CA-IF10285AD-Q1	5V	车规级型号	DFN8(D)
CA-IF10283AS-Q1	3.3V	车规级型号	SOIC8(S)
CA-IF10283AD-Q1	3.3V	车规级型号	DFN8(D)

目录

1. 产品特性.....	1	7.5.9. 占空比	7
2. 应用	1	7.5.10. 热关断.....	8
3. 概述	1	7.5.11. 时序特性.....	8
4. 订购指南.....	2	8. 参数测量信息	9
5. 修订历史.....	3	9. 详细说明.....	12
6. 引脚功能描述	4	9.1. 短路保护功能	12
7. 产品规格.....	5	9.2. 过温保护功能	12
7.1. 绝对最大额定值 ¹	5	9.3. V _{CC} 欠压保护功能	12
7.2. ESD 额定值	5	9.4. 显性超时功能	12
7.3. 建议工作条件.....	5	9.5. 工作模式	12
7.4. 热量信息.....	5	9.6. 远程唤醒	13
7.5. 电气特性.....	6	10. 应用信息.....	14
7.5.1. 直流特性(V _{BAT})	6	11. 封装信息.....	15
7.5.2. 上电复位(V _{BAT})	6	11.1 SOIC8 外形尺寸	15
7.5.3. 直流特性(V _{CC})	6	11.2 DFN8 外形尺寸	16
7.5.4. TXD 引脚	6	12. 焊接信息.....	17
7.5.5. RXD 引脚	6	13. 包装信息.....	18
7.5.6. EN 引脚	6	14. 重要声明.....	19
7.5.7. RSTN 引脚	7		
7.5.8. LIN 引脚	7		

5. 修订历史

修订版本号	修订内容	页码
V1.0	初始版本	NA

6. 引脚功能描述

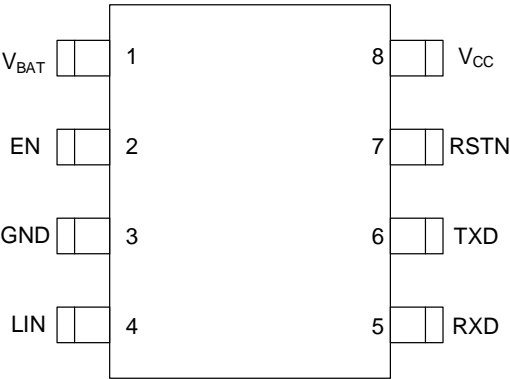


图 6-1 SOIC8 引脚图

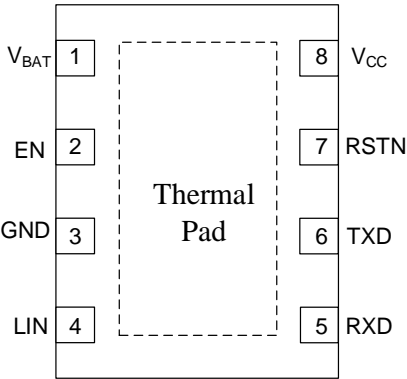


图 6-2 DFN8 引脚图

表 6-1 CA-IF1028A 引脚功能描述

引脚名称	引脚编号	类型	描述
V _{BAT}	1	电源	电池电源电压
EN	2	输入	使能输入端口
GND	3	电源	地
LIN	4	输入/输出	LIN 总线输入/输出端口
RXD	5	输出	接收器数据输出端口；发生唤醒事件后置为低电平
TXD	6	输入	发送器数据输入端口
RSTN	7	输出	输出复位端口，V _{CC} 正常输出时 RSTN 为高电平；V _{CC} 欠压时 RSTN 为低电平
V _{CC}	8	输出	内部 LDO 的输出

7. 产品规格

7.1. 绝对最大额定值¹

符号	参数	测试条件	最小值	最大值	单位
V _{BAT}	电源电压	对 GND 电位, 对 LIN 电位	-0.3	42	V
V _{CC}	LDO 输出电压	对 GND 电位	-0.3	7	V
TXD		对 GND 电位	-0.3	V _{CC} +0.3	V
RXD		对 GND 电位	-0.3	V _{CC} +0.3	V
RSTN		对 GND 电位	-0.3	V _{CC} +0.3	V
EN		对 GND 电位	-0.3	V _{CC} +0.3	V
LIN		对 GND 电位, 对 V _{BAT} 电位	-42	42	V
T _{VJ}	结温		-40	150	°C
T _{STG}	存储温度		-55	150	°C

备注:

1. 等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最值，并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下，推断产品能否正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。

7.2. ESD 额定值

	测试条件		数值	单位
HBM ESD	V _{BAT} 和 LIN 引脚		±8000	V
	V _{CC} 、RSTN、RXD、EN 和 TXD 引脚		±8000	
CDM ESD	所有管脚		±2000	V
System Level ESD	LIN 和 V _{BAT}	IEC 61000-4-2: 不上电接触放电	±6000	V

7.3. 建议工作条件

参数		最小值	最大值	单位
V _{BAT}	电池电源电压	5.5	28	V
V _{LIN}	LIN 总线电压	0	28	V
V _{LOGIC}	逻辑引脚电压(RSTN、RXD、EN 和 TXD)	0	5.5	V
T _A	工作环境温度范围	-40	125	°C

7.4. 热量信息

热量表		SOIC8	DFN8	单位
R _{θJA}	IC 结至环境的热阻	126	89	°C/W

7.5. 电气特性

建议工作条件下, 环境温度 $T_A = -40^{\circ}\text{C}$ 到 125°C ; 如无另外说明, 所有典型值均在 25°C 且 $V_{BAT}=12\text{V}$ 下进行。

7.5.1. 直流特性(V_{BAT})

参数	测试条件	最小值	典型值	最大值	单位
I_{BAT} V_{BAT} 引脚电流	待机模式: $V_{LIN}=V_{BAT}$		22	52	μA
I_{BAT} V_{BAT} 引脚电流	休眠模式: $V_{LIN}=V_{BAT}$		14	28	μA
I_{BAT} V_{BAT} 引脚电流	正常模式 (隐性): $V_{LIN}=V_{BAT}$ $V_{RXD}=V_{CC}$ $V_{RSTN}=HIGH$		135	850	μA
I_{BAT} V_{BAT} 引脚电流	正常模式 (显性): $V_{BAT}=12\text{V}$ $V_{RXD}=0$ $V_{RSTN}=HIGH$		1.5	4	mA

7.5.2. 上电复位(V_{BAT})

参数	测试条件	最小值	典型值	最大值	单位
$V_{th(det)pon}$ 上电复位高阈值电压			4.05	5.25	V
$V_{th(det)poff}$ 上电复位低阈值电压		3	3.7	4.2	V
$V_{hys(det)pon}$ 上电复位迟滞电压		50	350		mV

7.5.3. 直流特性(V_{CC})

参数	测试条件	最小值	典型值	最大值	单位
V_{CC} V_{CC} 引脚电压	$V_{CC}=5\text{V}$; $V_{BAT}=12\text{V}$; $I_{VCC}=-100\text{mA}$ to 0mA (SOIC8), $I_{VCC}=-125\text{mA}$ to 0mA (DNF8), V_{CC} 供电电流如图 8-3	4.9	5	5.1	V
	$V_{CC}=3.3\text{V}$; $V_{BAT}=12\text{V}$; $I_{VCC}=-100\text{mA}$ to 0mA (SOIC8) $I_{VCC}=-125\text{mA}$ to 0mA (DNF8), V_{CC} 供电电流如图 8-3	3.234	3.3	3.366	V
I_{olim} 输出电流限流	$V_{CC}=0\text{V}$ to 5.5V	-500	-360	-150	mA
V_{uvd} V_{CC} 欠压保护低阈值电压	$V_{CC(nom)}=5\text{V}$, Ramp Down	4.3	4.5	4.75	V
	$V_{CC(nom)}=3.3\text{V}$, Ramp Down	2.7	2.95	3.135	V
V_{uvr} V_{CC} 欠压保护高阈值电压	$V_{CC(nom)}=5\text{V}$, Ramp Up	4.4	4.6	4.9	V
	$V_{CC(nom)}=3.3\text{V}$, Ramp Up	2.8	3.1	3.234	V
$R_{(VBAT-VCC)}^1$ V_{BAT} 与 V_{CC} 脚之间的电阻	$V_{CC(nom)}=5\text{V}$; $V_{BAT}=4.5\text{V}$ to 5.5V ; $I_{VCC}=-70\text{mA}$ to -5mA ; LDO 处于饱和区;	$T_{vj}=85^{\circ}\text{C}$	5	7	Ω
		$T_{vj}=150^{\circ}\text{C}$	5.7	9	Ω
C_o^1 输出补偿电容	等效串联电阻 $<5\Omega$	1	10		μF
注:					
1.测试数据基于实验室验证和仿真结果。					

7.5.4. TXD 引脚

参数	测试条件	最小值	典型值	最大值	单位
$V_{th(sw)}$ 开关阈值电压	$V_{CC}=2.97\text{V}$ to 5.5V	$0.3 \times V_{CC}$		$0.7 \times V_{CC}$	V
$V_{hys(l)}$ 输入迟滞电压	$V_{CC}=2.97\text{V}$ to 5.5V	200			mV
R_{pu} 上拉电阻		5	12	25	$\text{k}\Omega$

7.5.5. RXD 引脚

参数	测试条件	最小值	典型值	最大值	单位
I_{OH} 高电平输出电流	正常模式: $V_{RXD}=V_{CC}-0.4\text{V}$; $V_{LIN}=V_{BAT}$			-0.4	mA
I_{OL} 低电平输出电流	正常模式: $V_{RXD}=0.4\text{V}$; $V_{LIN}=0\text{V}$	0.4			mA

7.5.6. EN 引脚

参数	测试条件	最小值	典型值	最大值	单位
$V_{th(sw)}$ 开关阈值电压		0.8		2	V
R_{pd} 下拉电阻		50	130	400	$\text{k}\Omega$

7.5.7. RSTN 引脚

参数	测试条件	最小值	典型值	最大值	单位
R_{pu} 上拉电阻	$V_{RSTN}=V_{CC}-0.4V$; $V_{CC}=2.97V$ to $5.5V$	3	6	12	k Ω
I_{OL} 低电平输出电流	$V_{RSTN}=0.4V$; $V_{CC}=2.97V$ to $5.5V$; $-40^{\circ}C < T_{vj} < 195^{\circ}C$	3.2	11	40	mA
V_{OL} 低电平输入电压	$V_{CC}=2.5V$ to $5.5V$; $-40^{\circ}C < T_{vj} < 195^{\circ}C$	0		0.5	V
V_{OH} 高电平输入电压	$-40^{\circ}C < T_{vj} < 195^{\circ}C$	$0.8 \times V_{CC}$		$V_{CC}+0.3$	V

7.5.8. LIN 引脚

参数	测试条件	最小值	典型值	最大值	单位
I_{BUS_LIM} 驱动器显性状态限制电流	$V_{TXD}=0V$; $V_{LIN}=V_{BAT}=18V$	40		150	mA
$I_{BUS_PAS_rec}$ 接收器隐性输入漏电流	$V_{TXD}=V_{CC}$; $V_{LIN}=18V$; $V_{BAT}=5.5V$			20	μA
$I_{BUS_PAS_dom}$ 接收器显性输入漏电流	正常模式; $V_{TXD}=V_{CC}$; $V_{LIN}=0V$; $V_{BAT}=12V$	-600			μA
$V_{SerDiode}^1$ 串联二极管的压降	在 R_{slave} 的上拉通路, $I_{SerDiode}=10\mu A$	0.4		1	V
$I_{BUS_NO_GND}$ 没有地时的总线电流	$V_{BAT}=18V$; $V_{LIN}=0V$	-750		10	μA
$I_{BUS_NO_BAT}$ 没有电源时的总线电流	$V_{BAT}=0V$; $V_{LIN}=18V$			8	μA
V_{BUSdom} 接收器显性翻转阈值电压	$V_{BAT}=5.5V$ to $18V$			$0.4V_{BAT}$	V
V_{BUSrec} 接收器隐性翻转阈值电压	$V_{BAT}=5.5V$ to $18V$	$0.6V_{BAT}$			V
V_{BUS_CNT} 接收器中心翻转阈值电压	$V_{BAT}=5.5V$ to $18V$; $V_{BUS_CNT}=(V_{BUSdom}+V_{BUSrec})/2$	$0.45V_{BAT}$	$0.5V_{BAT}$	$0.55V_{BAT}$	V
V_{HYS} 接收器迟滞阈值电压	$V_{BAT}=5.5V$ to $18V$; $V_{HYS}=V_{BUSrec}-V_{BUSdom}$			$0.175V_{BAT}$	V
R_{slave} 从机电阻	LIN 和 V_{BAT} 之间的电阻, $V_{LIN}=0V$; $V_{BAT}=12V$	20	30	60	k Ω
C_{LIN}^1 LIN 引脚等效电容				30	pF
$V_{O(DOM)}$ 显性输出电压	正常模式; $V_{TXD}=0V$; $V_{BAT}=7V$			1.4	V
	正常模式; $V_{TXD}=0V$; $V_{BAT}=18V$			2.0	V

注:

1.测试数据基于实验室验证和仿真结果。

7.5.9. 占空比

参数	测试条件	最小值	典型值	最大值	单位
$\delta 1^{1,2}$ 占空比 1	$V_{th(rec)(max)}=0.744 \times V_{BAT}$; $V_{th(dom)(max)}=0.581 \times V_{BAT}$; $t_{bit}=50\mu s$; $V_{BAT}=7V \sim 18V$, 如图 8-1	0.396			
	$V_{th(rec)(max)}=0.76 \times V_{BAT}$; $V_{th(dom)(max)}=0.593 \times V_{BAT}$; $t_{bit}=50\mu s$; $V_{BAT}=5.5V \sim 7V$, 如图 8-1	0.396			
$\delta 2^{2,3}$ 占空比 2	$V_{th(rec)(min)}=0.422 \times V_{BAT}$; $V_{th(dom)(min)}=0.284 \times V_{BAT}$; $t_{bit}=50\mu s$; $V_{BAT}=7.6V \sim 18V$, 如图 8-1			0.581	
	$V_{th(rec)(min)}=0.41 \times V_{BAT}$; $V_{th(dom)(min)}=0.275 \times V_{BAT}$; $t_{bit}=50\mu s$; $V_{BAT}=6.1V \sim 7.6V$, 如图 8-1			0.581	
$\delta 3^{1,2}$ 占空比 3	$V_{th(rec)(max)}=0.778 \times V_{BAT}$; $V_{th(dom)(max)}=0.616 \times V_{BAT}$; $t_{bit}=96\mu s$; $V_{BAT}=7V \sim 18V$, 如图 8-1	0.417			
	$V_{th(rec)(max)}=0.797 \times V_{BAT}$; $V_{th(dom)(max)}=0.630 \times V_{BAT}$; $t_{bit}=96\mu s$; $V_{BAT}=5.5V \sim 7V$, 如图 8-1	0.417			
$\delta 4^{2,3}$ 占空比 4	$V_{th(rec)(min)}=0.389 \times V_{BAT}$; $V_{th(dom)(min)}=0.251 \times V_{BAT}$; $t_{bit}=96\mu s$; $V_{BAT}=7.6V \sim 18V$, 如图 8-1			0.590	
	$V_{th(rec)(min)}=0.378 \times V_{BAT}$; $V_{th(dom)(min)}=0.242 \times V_{BAT}$; $t_{bit}=96\mu s$; $V_{BAT}=6.1V \sim 7.6V$, 如图 8-1			0.590	

注:

$$1. \quad \delta 1, \delta 3 = \frac{t_{bus(rec)(min)}}{2 \times t_{bit}}$$

2. 总线负载情况: (1) $C_{BUS}=1nF$, $R_{BUS}=1k\Omega$; (2) $C_{BUS}=6.8nF$, $R_{BUS}=660\Omega$; (3) $C_{BUS}=10nF$, $R_{BUS}=500\Omega$

$$3. \quad \delta 2, \delta 4 = \frac{t_{bus(rec)(max)}}{2 \times t_{bit}}$$

7.5.10. 热关断

参数	测试条件	最小值	典型值	最大值	单位
$T_{th(otp)}^{1}$ 关断结温		165	180	195	°C
$T_{th(rel)otp}^{1}$ 恢复结温		126	138	150	°C
注: 1.测试数据基于实验室验证和仿真结果。					

7.5.11. 时序特性

参数	测试条件	最小值	典型值	最大值	单位
$t_{p(RX)}$ 接收器传播延时	上升和下降, $C_{RXD}=20pF$			6	μs
$t_{p(RX)sym}$ 接收器传播延时对称性	$C_{RXD}=20pF$	-2		2	μs
$t_{wake(dom)LIN}$ LIN 显性唤醒时间 (远程唤醒)	休眠模式, 如图 9- 2	30	80	150	μs
$t_{to(dom)TXD}$ TXD 显性超时时间	$V_{TXD}=0V$	6	13	20	ms
t_{msel} 模式切换时间		3	11.5	20	μs
$t_{det(uv)(vcc)}$ V_{CC} 欠压保护时间	$C_{RSTN}=20pF$	1	8	15	μs
t_{rst} 复位时间		2		8	ms

8. 参数测量信息

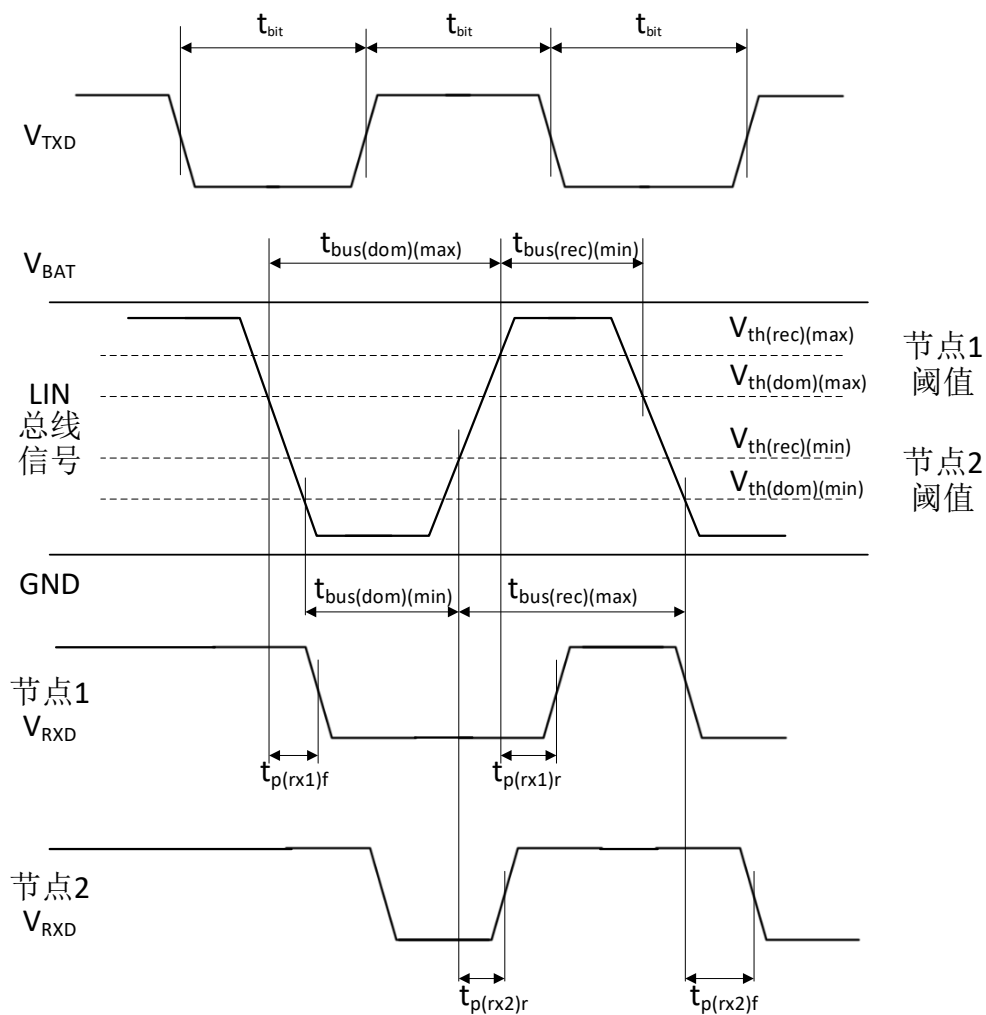


图 8-1 总线信号传输时序图

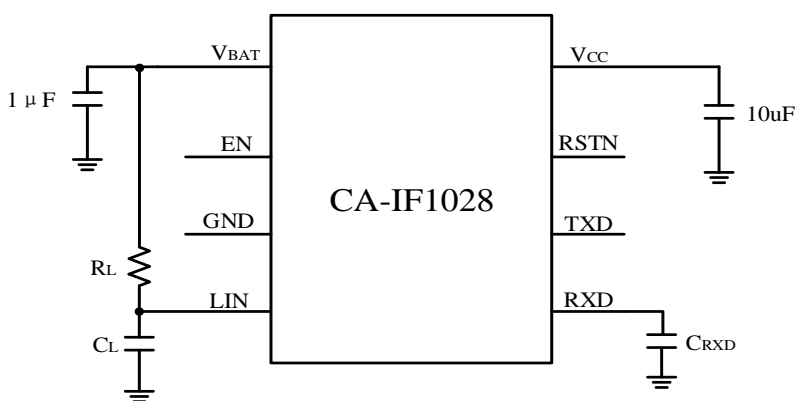


图 8-2 开关特性测试电路

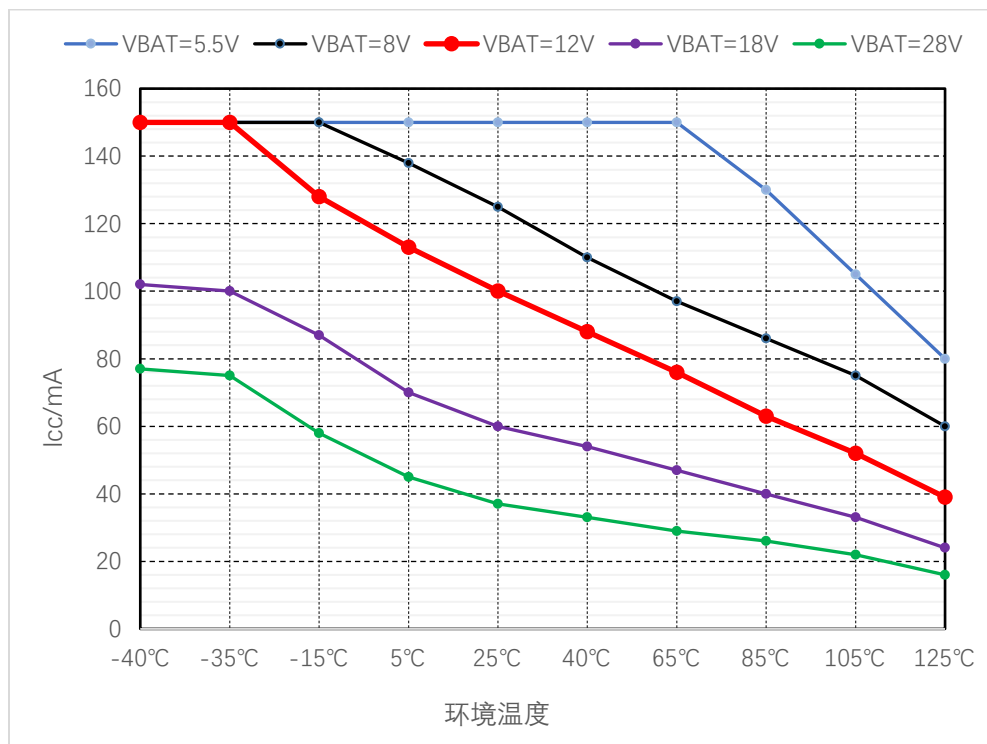


图 8-3 V_{CC} 供电电流降额曲线 (SOIC8)

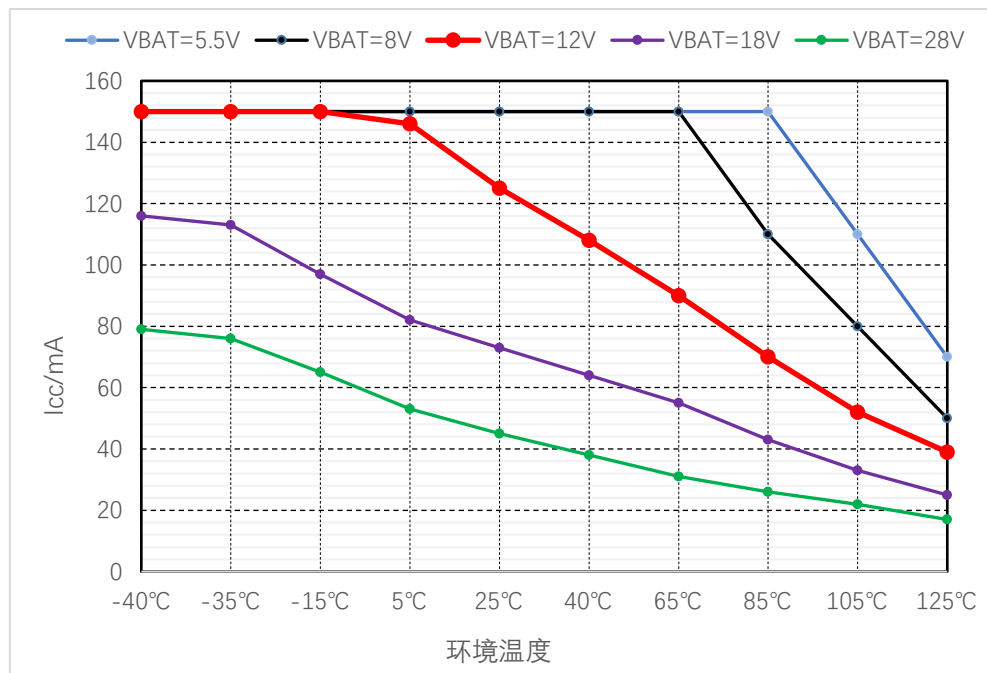
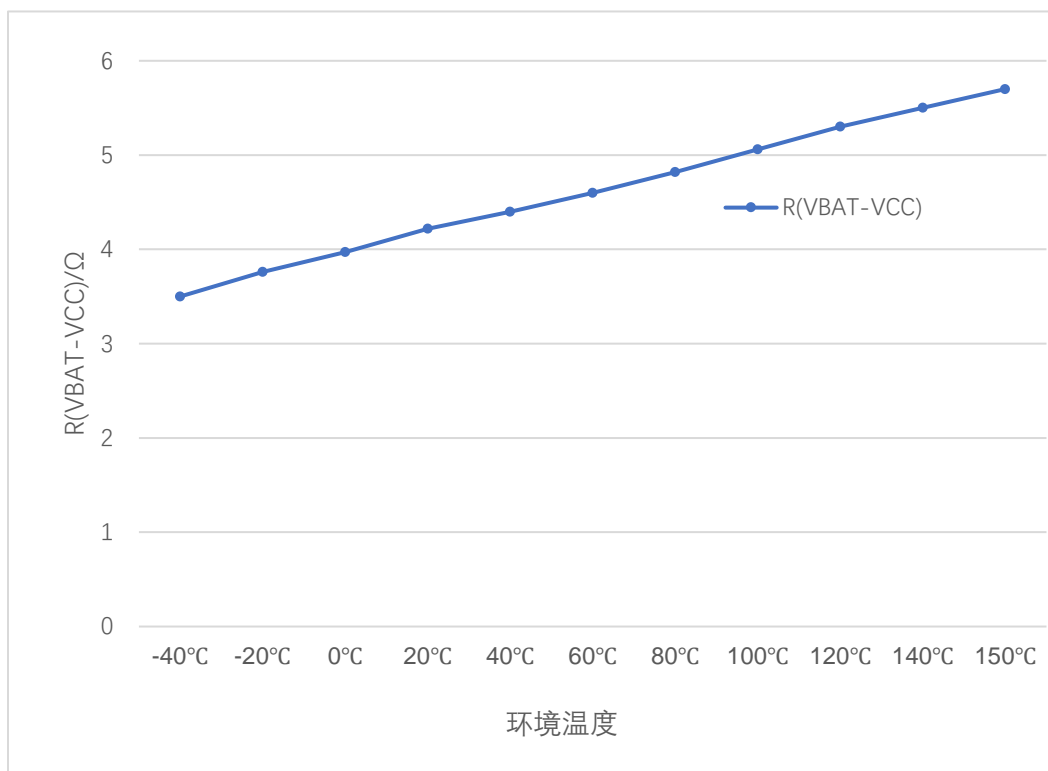


图 8-4 V_{CC} 供电电流降额曲线 (DFN8)

图 8- 5 $R(VBAT-VCC)$ 典型值随温度变化曲线

9. 详细说明

CA-IF1028A 是一款应用于 LIN 协议控制器和物理总线之间的接口芯片，可应用于卡车、公交、小汽车和工业控制等领域，传输速率高达 20kbps。CA-IF1028A 在发送数据输入（TXD）端接收协议控制器的发送数据流，并将其转换为具有最佳压摆率和波形整形的总线信号；LIN 总线上的输入数据由接收器的 RXD 端口输出至外部的微控制器。此器件兼容“LIN 2.x/ISO 17987-4:2016/SAE J2602”标准。

CA-IF1028A 集成 LDO，通过 V_{CC} 脚可向微控制器或其它外围设备供电。LDO 输出电压分 5V 和 3.3V 两个版本；其供电电流高达 100mA（SOIC8）和 125 mA（DFN8），应用中应根据输入 VBAT 电压和环境温适当将额使用，如图 8-3 和图 8-4。

9.1. 短路保护功能

CA-IF1028A 具有 V_{CC} 输出电压短路保护和 LIN 总线短路保护功能。

当 V_{CC} 输出短路到 GND 时，内部电路通过限流的方式将最大电流限制在 I_{olim} 以内，从而防止芯片由于功耗过大而烧毁；当 LIN 总线电压短路到 VBAT 电源且芯片处于显性状态时，发送器内部通过限流的方式将最大电流限制在 I_{BUS_LIM} 以内，从而防止芯片由于功耗过大而烧毁。

9.2. 过温保护功能

CA-IF1028A 具有过温保护功能。在关断模式、正常模式和待机模式下，当结温超过关断结温 $T_{th(alt)otp}$ 时，芯片将进入关断模式，即关断 LDO 功能，RSTN 变为低电平；当结温降至 $T_{th(rel)otp}$ 以下时，芯片重新进入待机模式，LDO 正常输出。

在休眠模式下，LDO 和发送器已经处于关断状态，即使触发过温保护，芯片保持在休眠模式。

9.3. V_{CC} 欠压保护功能

CA-IF1028A 的 LDO 输出电压是持续监测的，并最终反映到系统复位信号 RSTN 上。当 $V_{CC} < V_{uvd}$ 且持续时间超过 $t_{det(uv)}(V_{CC})$ ，RSTN 输出拉低；当 $V_{CC} > V_{uvr}$ 且持续时间超过 t_{rst} ，RSTN 输出拉高。

9.4. 显性超时功能

如果 TXD 引脚因硬件和（或）软件应用故障而被强制为永久低电平时，内置的 TXD 显性超时定时器电路可防止总线线路被驱动至永久显性状态（阻塞所有网络通信）。定时器由 TXD 引脚上的下降沿触发。如果 TXD 引脚上的低电平维持时间超过内部定时器时间（ $t_{to(dom)}TXD$ ），发送器将被禁用，驱动总线进入隐性状态。定时器通过 TXD 引脚上的上升沿复位。

9.5. 工作模式

图9-1所示，CA-IF1028A主要有四种工作模式，分别为休眠模式、待机模式、正常模式和关断模式。

休眠模式：当CA-IF1028A处于正常模式且检测到EN由高到低且TXD=0且RSTN=1时，芯片进入休眠模式。处于休眠模式时，LDO功能关闭，发送器关闭，RXD= V_{CC} ，RSTN拉低。

待机模式：当CA-IF1028A处于休眠模式检测到远程唤醒事件，或处于正常模式下检测到EN=H且TXD=H，且RSTN=H(V_{CC} 电压正常输出)，或处于关断模式检测到VBAT不欠压且芯片不过温，芯片进入待机模式。处于待机模式时，发送器关闭，RXD表征唤醒事件。

正常模式：当CA-IF1028A处于待机模式检测到EN=H且RSTN=H，或处于休眠模式检测到EN=H时，芯片进入正常模式。处于在正常模式时，CA-IF1028A能够通过LIN总线传输和接收数据，总线高电平代表隐性，低电平代表显性。接收器在检测到LIN总线输入引脚上的数据流后，通过RXD引脚将其输出至微控制器。

关断模式：当 CA-IF1028A 的 VBAT 电压处于欠压状态或芯片处于过温保护状态时，芯片进入关断模式。处于关断模式时，发送器关闭，RXD 引脚悬空，RSTN 为低电平。

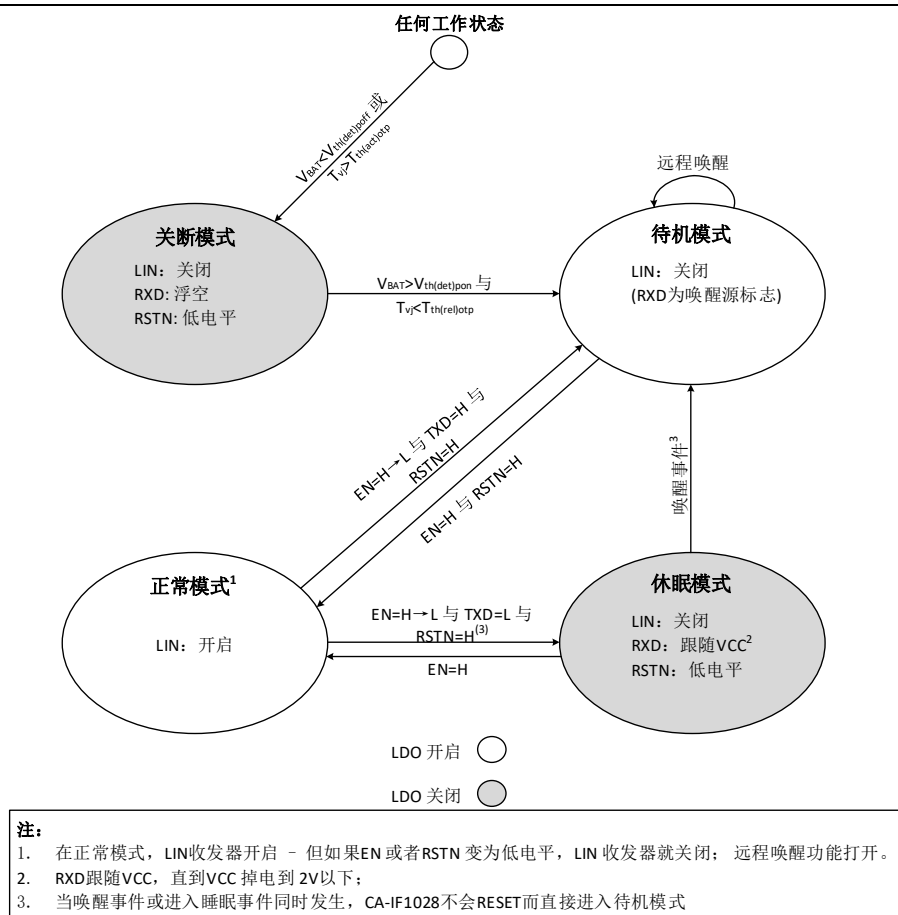


图 9-1 状态转换图

9.6. 远程唤醒

LIN 引脚上的远程唤醒: 当 LIN 引脚通过一个下降沿拉低至低电平后, 下一时刻出现一个上升沿, 且该上升沿与前一时刻下降沿之间的低电平维持时间大于 $t_{wake(dom)LIN}$, 则该过程被视为一个有效的远程唤醒 (图 9-2 所示)。

当有效的远程唤醒事件发生后, 芯片进入待机模式, 且RXD为连续的低电平, 以向微控制器发送中断请求。

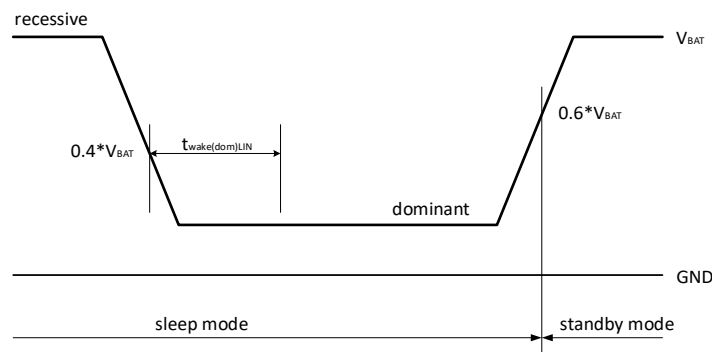


图 9-2 远程唤醒时序图

10. 应用信息

在多点 LIN 组网应用中，主节点要用阻塞二极管和 $1k\Omega$ 电阻串联来上拉总线，从节点不需要这两个器件，靠芯片内部上拉就可以。并且通常主节点总线到地接 $1nF$ 电容，而从节点总线到地接 $220pF$ 电容。

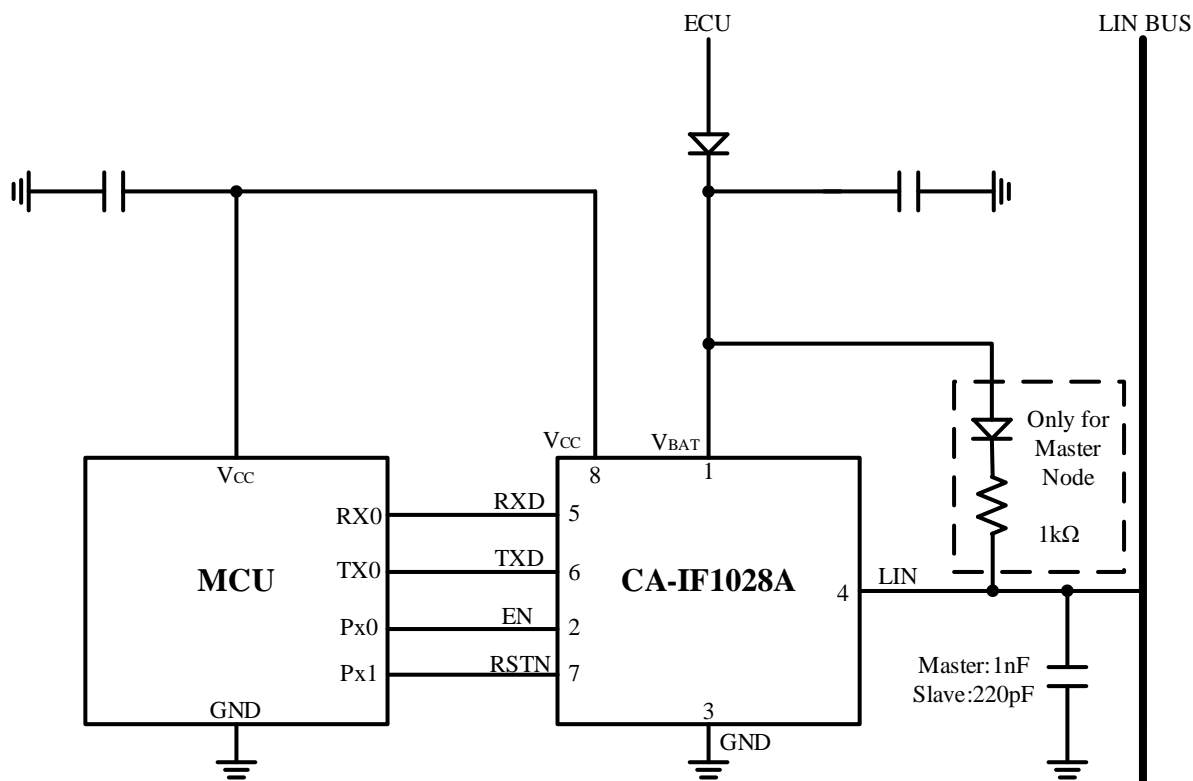


图 10-1 LIN 总线典型应用图

11. 封装信息

11.1 SOIC8 外形尺寸

SOIC8 封装尺寸图和建议焊盘尺寸图。尺寸以毫米为单位

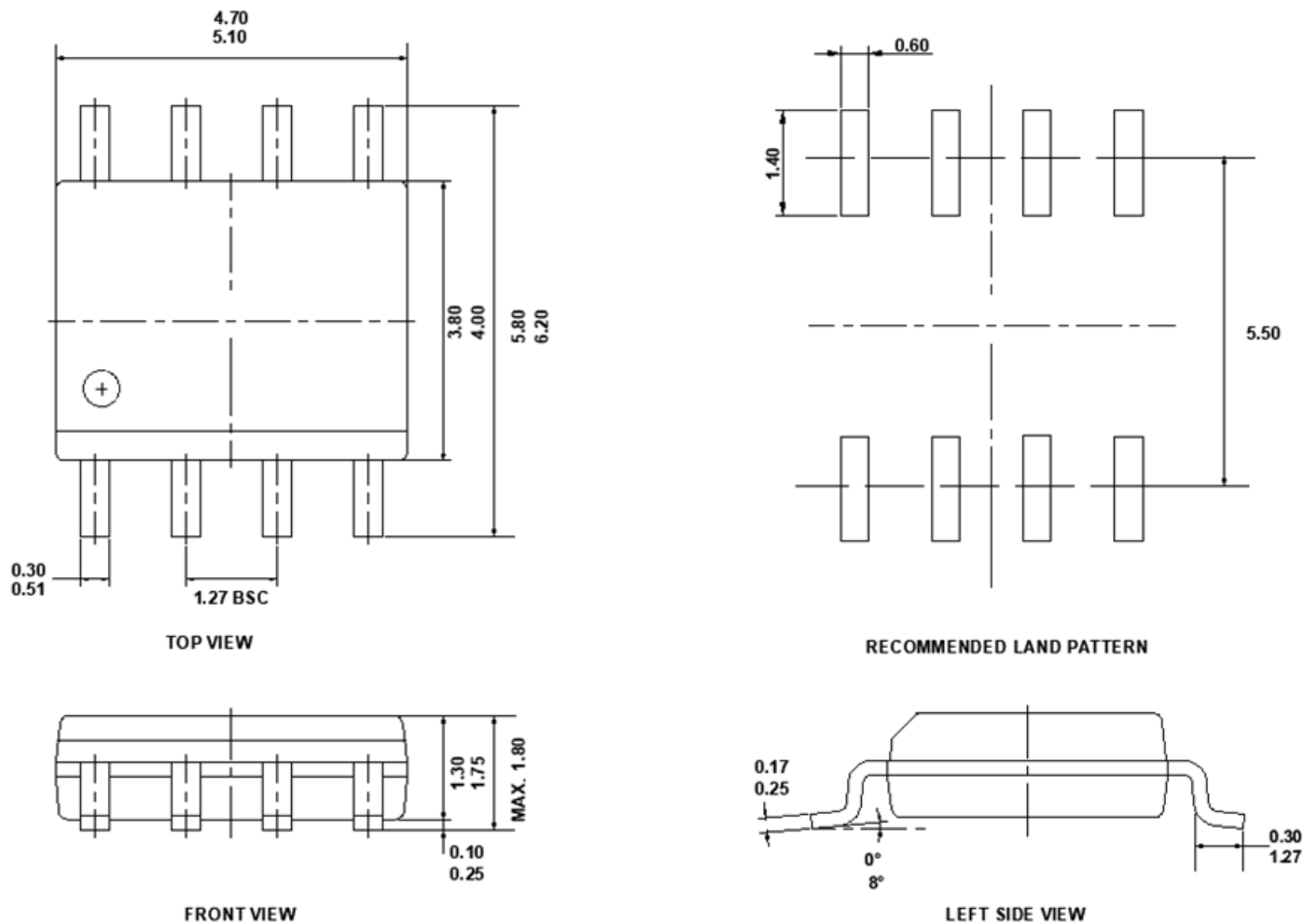
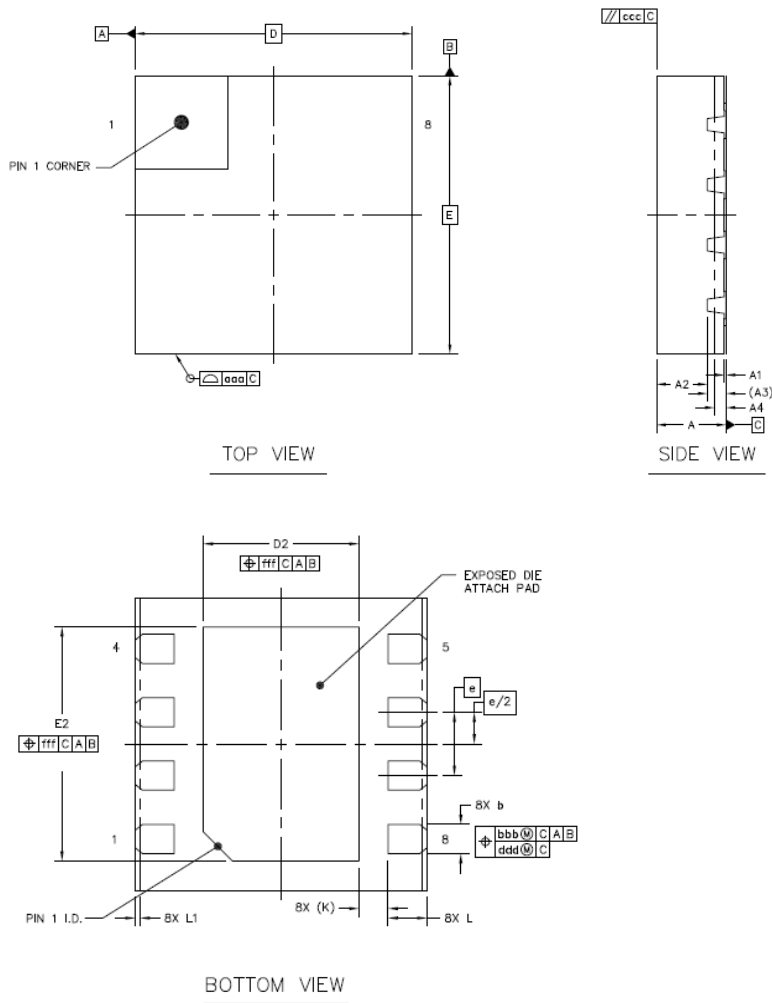


图 11-1 SOIC8 封装尺寸图

11.2 DFN8 外形尺寸



		SYMBOL	MIN	NOM	MAX
TOTAL THICKNESS		A	0.7	0.75	0.8
STAND OFF		A1	0	0.02	0.05
MOLD THICKNESS		A2	---	0.55	---
L/F THICKNESS		A3	0.203 REF		
SIDE WETTABLE DEPTH		A4	0.075	---	0.18
LEAD WIDTH		b	0.25	0.3	0.35
BODY SIZE	X	D	3 BSC		
	Y	E	3 BSC		
LEAD PITCH		e	0.65 BSC		
EP SIZE	X	D2	1.5	1.6	1.7
	Y	E2	2.3	2.4	2.5
LEAD LENGTH		L	0.3	0.4	0.5
SIDE WETTABLE WIDTH		L1	0.01	---	0.09
LEAD TIP TO EXPOSED PAD EDGE		K	0.3 REF		
PACKAGE EDGE TOLERANCE		aaa	0.1		
MOLD FLATNESS		ccc	0.1		
LEAD OFFSET	bbb	0.1			
	ddd	0.05			
EXPOSED PAD OFFSET		fff	0.1		

图 11-2 DFN8 外形尺寸

12. 焊接信息

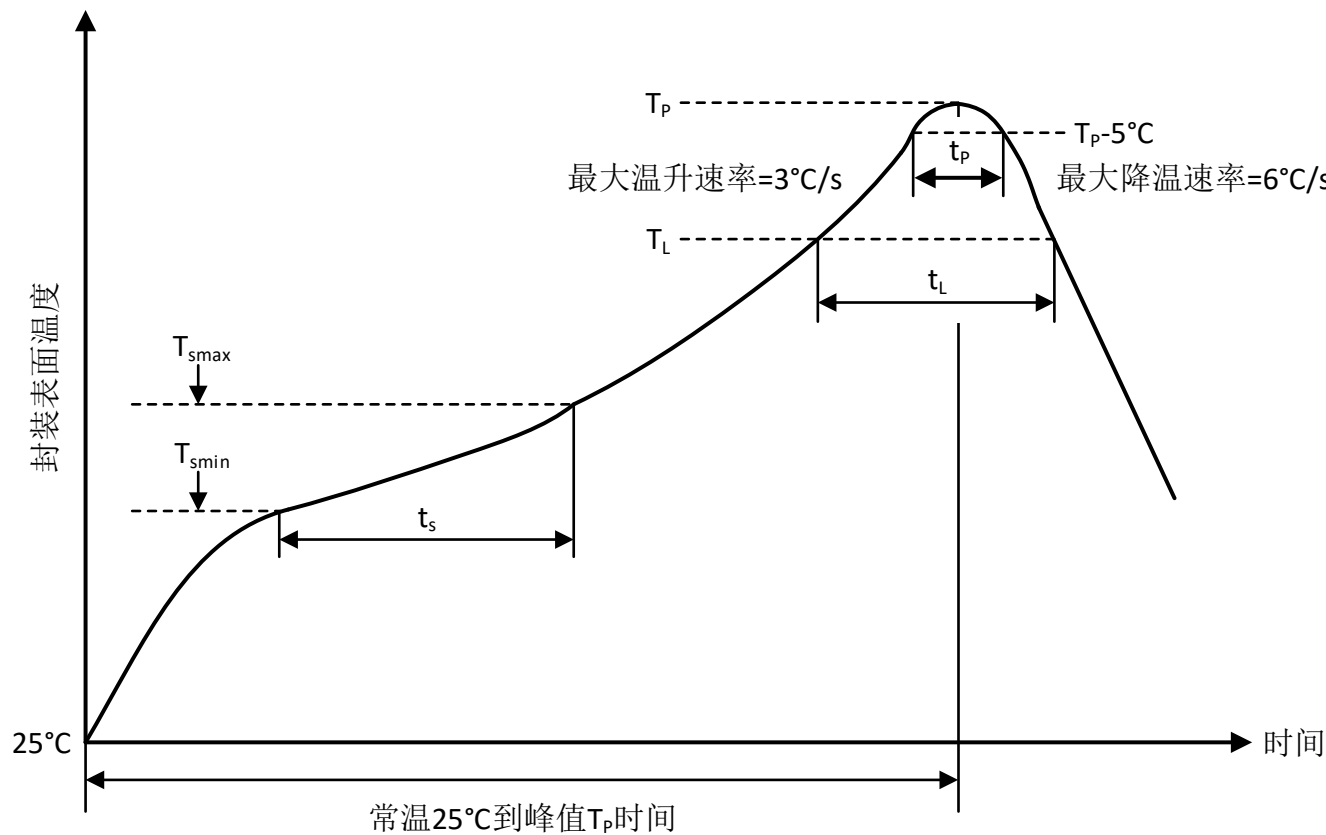
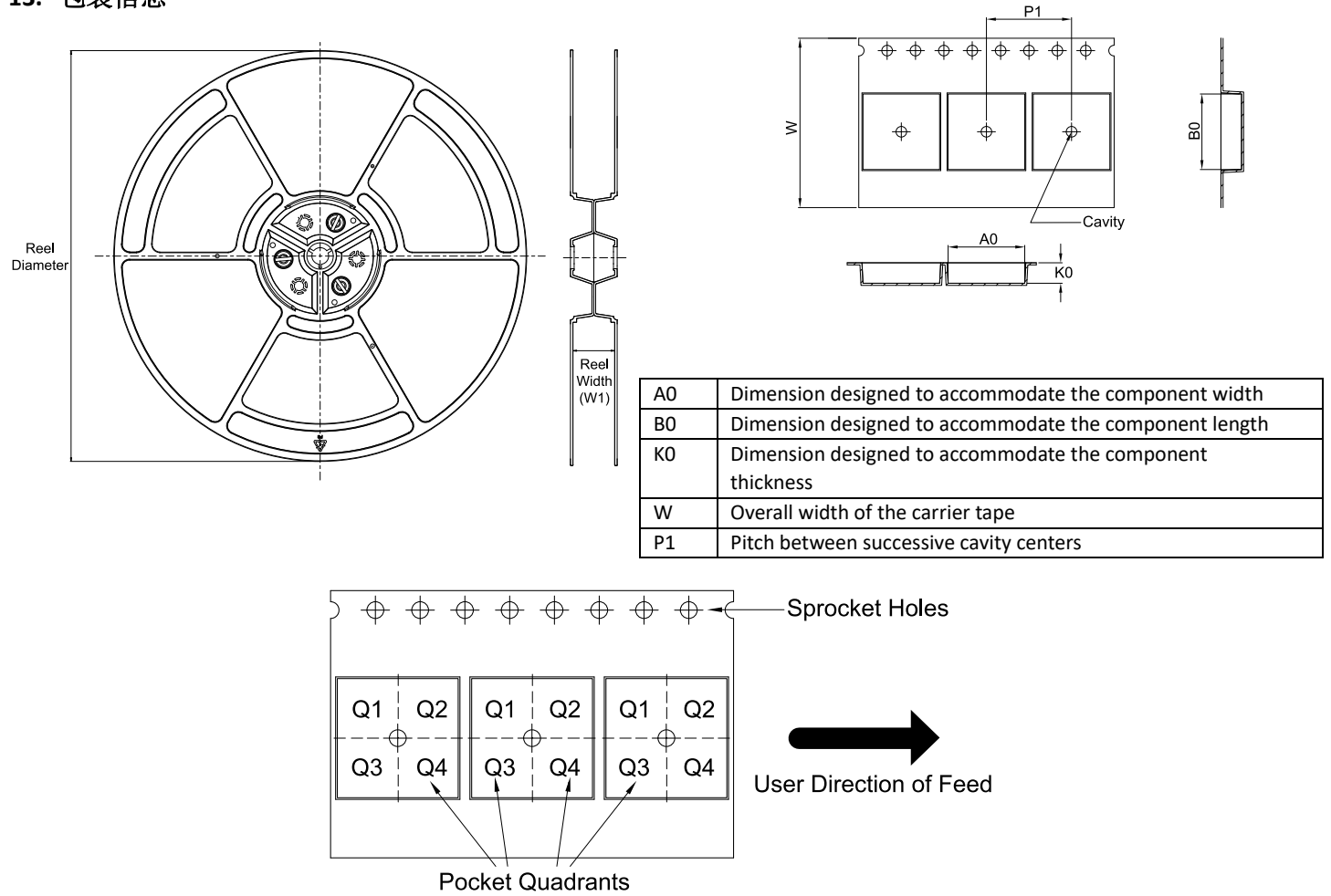


图 12- 1 焊接温度曲线

表 12- 1 焊接温度参数

简要说明	无铅焊接
温升速率（ $T_L=217^{\circ}\text{C}$ 至峰值 T_P ）	最大 3°C/s
$T_{smin}=150^{\circ}\text{C}$ 到 $T_{smax}=200^{\circ}\text{C}$ 预热时间 t_s	60~120 秒
温度保持 217°C 以上时间 t_L	60~150 秒
峰值温度 T_P	260°C
小于峰值温度 5°C 以内时间 t_p	最长 30 秒
降温速率（峰值 T_P 至 $T_L=217^{\circ}\text{C}$ ）	最大 6°C/s
常温 25°C 到峰值温度 T_P 时间	最长 8 分钟

13. 包装信息



Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
CA-IF10285AS-Q1	SOIC	S	8	2500	330	12.4	6.4	5.4	2.1	8	12	Q1
CA-IF10283AS-Q1	SOIC	S	8	2500	330	12.4	6.4	5.4	2.1	8	12	Q1
CA-IF10285AD-Q1	DFN	D	8	3000	330	12.4	3.3	3.3	1.1	8	12	Q1
CA-IF10283AD-Q1	DFN	D	8	3000	330	12.4	3.3	3.3	1.1	8	12	Q1

14. 重要声明

上述资料仅供参考使用，用于协助 Chipanalog 客户进行设计与研发。Chipanalog 有权在不事先通知的情况下，保留因技术革新而改变上述资料的权利。

Chipanalog 产品全部经过出厂测试。针对具体的实际应用，客户需负责自行评估，并确定是否适用。Chipanalog 对客户使用所述资源的授权仅限于开发所涉及 Chipanalog 产品的相关应用。除此之外不得复制或展示所述资源，如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，Chipanalog 对此概不负责。

商标信息

Chipanalog Inc.®、Chipanalog®为 Chipanalog 的注册商标。



<http://www.chipanalog.com>